



16に加えられる。

このようにして並列データをシフトレジスタ12, 13, 14, 15に書き込むことができる。

シフトレジスタ12, 13, 14, 15からの出力は入力端子20にクロックパルスを入力することにより各シフトレジスタ12, 13, 14, 15の出力端子16, 17, 18, 19より順次倒却装置へ取出すことが可能である。

#### 3) 直列入出力の場合

まず並列にシフトレジスタ12, 13, 14, 15へ入力されたデータを直列入出力する場合は、マルチプレクサの選択端子2に加わる信号を“0”にすることによりシフトレジスタ12の出力端子16をシフトレジスタ13の入力端子9, 10にシフトレジスタ13の出力端子11をシフトレジスタ14の入力端子10に、シフトレジスタ14の出力端子12をシフトレジスタ15の入力端子13, 14, 15を一列のシフトレジスタに構成する。このように構成されたシフトレジスタの出

力端子19から、直列入出力モード時のクロックパルスを入力端子21に加えることにより、クロックライン22にあらわれるクロックパルスによって各シフトレジスタ12, 13, 14, 15の内容は直列に出力される。

シフトレジスタへの直列入力の場合は、直列入力の場合と同様にシフトレジスタ12, 13, 14, 15を一列に構成し、直列入力端子1より入力される直列データを、端子21に加わる直列入出力モード時のクロックパルス入力によってシフトレジスタ12, 13, 14, 15へ直列入力が行なわれる。

並列入力されたデータの順序は直列入出力時には保持されないが、直列入力された媒体より読み出されたデータを直列入力するので、直列入力終了時にかけては、直列入出力前の状態、即ち並列入力された後の状態とシフトレジスタ12, 13, 14, 15の内容とが一致するので並列入力によって順次正しく読み出すことが可能である。

上記実用例より明らかに本発明によれば

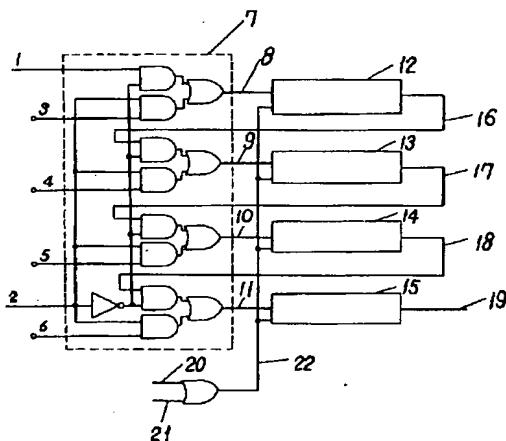
シフトレジスタの入出力データの並列変換をマルチプレクサを用いて、シフトレジスタの接続状態を変更することによって行うことにより、従来の直並列変換レジスタを別途に用いる方法より直並列変換が簡単に見える特徴がある。

#### 4. 図面の簡単な説明

図面は本発明の一実施例による信号交換装置のブロック図である。

-----マルチプレクサ、12~19-----シフトレジスタ。

代理人の氏名 井澤士 中尾敏男 指定1名



6. 前記以外の代理人

住 所 大阪府門真市大字門真1006番地  
松下電器産業株式会社内  
氏 名 (6152) 弁理士 栗野重孝

昭 52 9.28

特許法第17条の2による補正の掲載  
昭和49年特許願第 93692号(特開昭  
51-21466号 昭和51年7月10日  
発行公開特許公報 51-21466号掲載)につ  
いては特許法第17条の2による補正があったので  
下記の通り掲載する。

序内整理番号	日本分類
7124 43	7124 F3

## 手続補正書

昭和52年7月8日

特許庁長官殿、

通

### 1 事件の表示

昭和49年特許願第 93692号

### 2 発明の名称

信号変換装置

### 3 補正をする者

事件との関係 特許出願人  
住所 大阪府門真市大字門真1006番地  
名前 (582) 松下電器産業株式会社  
代表者 山下俊彦

### 4 代理人 T 571

住所 大阪府門真市大字門真1006番地  
松下電器産業株式会社内

氏名 (5971) 弁理士 中尾敏男  
(ほか1名)

### 5 補正の対象 (速略先電話030437-1121特許分室)

明細書の特許請求の範囲の溝  
明細書の発明の詳細な説明の溝  
明細書の図面の簡単な説明の溝  
図面



### 6 補正の内容

- (1)明細書を別紙の通り全文補正いたします。  
(2)図面を第2図として訂正し、別紙第1図(a)(b)  
を補充します。

## 明細書

### 1. 発明の名称

信号変換装置

### 2. 特許請求の範囲

直列入力一並列出力を可能にするかあるいは並  
列入力一直列出力を可能にするかによって複数個  
のシフトレジスタをマルチプレクサを介して切換  
接続することを特徴とする信号変換装置。

### 3. 発明の詳細を説明

本発明はシフトレジスタを切換えて直並列変換  
を自由に行うことのできる信号変換装置に関する。

一般に、直列記憶媒体たとえばカセット磁気テープ、ディスク、ドラム等を並列処理プロセッサに接続し、補助記憶装置として使う場合処理速度等の関係により処理プロセッサと記憶媒体間にバッファメモリを設けることがある。

従来のこの種技術例について第1図とともに説明する。第1図において1は並列処理プロセッサ、2はシフトレジスタをメモリとするバッファメモ

リ部、3はカセット磁気テープ等の直列記憶媒体である。この構成においてデータの転送経路として(I)プロセッサ→シフトレジスタ→直列記憶媒体、(II)直列記憶媒体→シフトレジスタ→プロセッサの2つがある。(I)の場合、プロセッサからのデータは並列信号なのでシフトレジスタへ入力するには、並列→直列変換が必要である。(II)の場合、直列記憶媒体より読み出された直列データはシフトレジスタへ入力されるが、プロセッサへは並列データを入力しなければならぬので直列→並列変換が必要である。

次に、第1図aの直並列変換シフトレジスタ部を主構成要素とするバッファメモリ部2について第1図bとともに説明する。まず(I)の場合について述べる。並列処理プロセッサよりの出力データ13は直→並、並→直変換レジスタ(以後変換レジスタと略す)11へ送られる。変換レジスタ11にてラッチするにはラッチ信号16が必要であり、これはプロセッサより出力される。変換レジスタ11中のデータをシフトレジスタ12に格納する

には、マルチブレクサ15を変換レジスタ11モードに選択すべく選択信号21を制御し、タイミング制御部によって生成される。変換レジスタ11のシフトクロック1日およびシフトレジスタ12のクロック22を入力することによって順次シフトレジスタにプロセッサよりのデータが入力される。例えば入力信号13が8ビットならば、18、22のシフトクロックは8個必要となる。かくして、シフトレジスタ12に格納されたデータは出力端子17より直列記憶媒体へ送られる。(b)の場合は直列記憶媒体よりの読出データ20はマルチブレクサ15の選択信号21によってシフトレジスタ12に入力される。シフトレジスタ12内のデータをプロセッサに読み込むためには、変換レジスタ11へシフトレジスタ12の出力端子17を接続し、各々のシフトクロック18及び22を印加することによって、シフトレジスタ12のデータは変換レジスタ11に並列データとして挿す。そこで、変換レジスタ11のデータは出力信号線14よりプロセッサへ転送される。

クパルスの入力端子、41は直列モード時クロックパルスの入力端子、42はシフトレジスタ32～35へ加えられるクロックパルスの出力端子である。

次に動作を説明する。

#### i) 並列入力直列出力の場合

マルチブレクサ27の選択制御信号22を"1"にすることにより入力端子23、24、25、26に加わった制御装置からの信号はマルチブレクサ27の出力端子28、29、30、31にあらわれそれぞれシフトレジスタ32、33、34、35に入力される。同時に端子40に加わった並列入力のときのクロックパルスが各シフトレジスタ32、33、34、35に加えられる。このようにして並列データをシフトレジスタ32、33、34、35に蓄込むことができる。シフトレジスタ32、33、34、35からの出力は入力端子40にクロックパルスを入力することにより各シフトレジスタ32、33、34、35の出力端子36、37、38、39より順次制御装置へ取出

このように、従来の方式は変換レジスタを必要とし、さらに変換レジスタのシフトロックおよびシフトレジスタのシフトクロックを生成する必要があったため、回路が複雑になっていた。後に述べる本発明を採用することによって、変換レジスタは必須なくなるため、並一直、直一並変換時のシフトクロック生成を不要となる。

本発明は上記従来技術において極めて簡単な構成で直並列変換を自由に行なうことのできる信号変換装置を提供するものである。

以下本発明の一実施例を第2図とともに説明する。第2図において、21は直列データモードの入力端子、22は直列データモードと並列データモードを区別する選択制御信号の入力端子、23～26はそれぞれ並列データの入力端子、27はアンドゲート、オアーゲートにより構成されたマルチブレクサ、28～31はそれぞれマルチブレクサ27の出力端子、32～35はシフトレジスタ、36～39はそれぞれシフトレジスタ32～35の出力端子、40は並列モード時のクロック

すことが可能である。

#### ii) 直列入力並列出力の場合

まず並列にシフトレジスタ32、33、34、35へ入力されたデータを直列出力する場合は、マルチブレクサの選択制御端子2に加わる信号を"0"にすることによりシフトレジスタ32の出力端子36をシフトレジスタ33の入力端子9、シフトレジスタ33の出力端子37をシフトレジスタ34の入力端子30に、シフトレジスタ34の出力端子38をシフトレジスタ35の入力端子31に接続することにより、シフトレジスタ32、33、34、35を一列にシフトレジスタに構成する。このように構成されたシフトレジスタの出力端子39から、直列入出力モード時のクロックパルスを入力端子41に加えることにより、クロックライン42にあらわれるクロックパルスによって各シフトレジスタ32、33、34、35の内容は直列に出力される。

シフトレジスタへの直列入力の場合は、直列入力の場合と同様にシフトレジスタ32、33、34、

昭 52 9. 28

ア …… マルチプレクサ、12～16 …… シフト  
レジスタ。

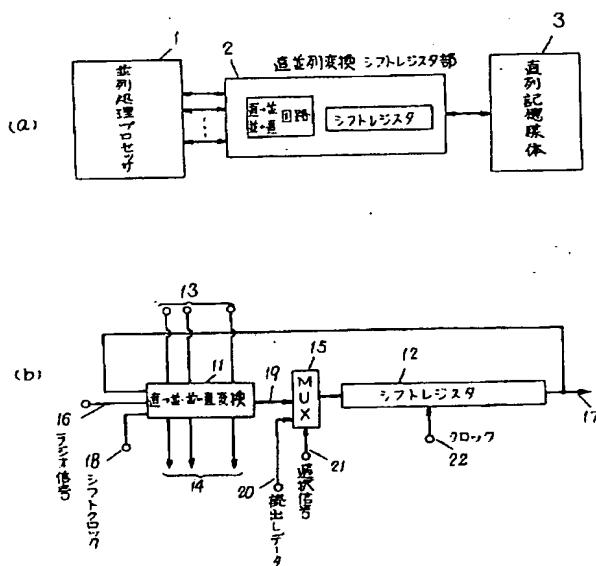
代理人の氏名 弁理士 中 尾 敏 男 ほか1名

35を一列に構成し、直列入力端子21より入力される直列データを、端子41に加わる直列入出力モード時のクロックバルス入力によってシフトレジスタ32, 33, 34, 35へ直列入力が行なわれる。並列入力されたデータの順序は直列出力時には保たれないが、直列出力された媒体より読出されたデータを直列入力するので、直列入力終了時ににおいては、直列出力前の状態、即ち並列入力された後の状態とシフトレジスタ12, 13, 14, 15の内容とが一致するので並列出力によって順次正しく読出すことが可能である。

上記実施例より明らかのように本発明によればシフトレジスタの入出力データの直並列変換をマルチプレクサを用いて、シフトレジスタの接続状態を変更することによって行うことにより、従来技術のように直並列変換レジスタを別途に用いる方法より直並列変換が簡単に行なえる特徴がある。

4、図面の簡単な説明  
第1回は「並列→直列変換装置のプロック図」、第2回は本発明の一実施例による信号変換装置のプロック図である。

第 1 図



第 2 図

